

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-281962

(43)Date of publication of application : 27.10.1995

(51)Int.Cl. G06F 12/16

(21)Application number : 06-077144 (71)Applicant : SANSEI DENSHI JAPAN
KK

(22)Date of filing : 15.04.1994 (72)Inventor : AMASHIRO JIYUNYA

(54) ACCESS METHOD TO ELECTRICALLY REWRITABLE NONVOLATILE
MEMORY

(57)Abstract:

PURPOSE: To ensure a normal access to an electrically rewritable nonvolatile memory despite the occurrence of abnormality of a power supply by having an access to a data storage part by means of plural state values stored in a state storage part.

CONSTITUTION: A block which performs a reading operation is retrieved and it is confirmed whether there exist two same blocks (S10). When only one logical block is retrieved, the data are read out of this block (S11) and the processing ends. It is checked whether either one of both blocks has its state value '00' or not. If not, the state values of both blocks are compared with each other. Then the data are read out of the block that has the newer state value. If the state value is equal to '00', it is decided that the relevant block is kept in a reading state and the data are read out of the other block (S12). Then the processing ends. Thus the blocks can be normally read out.

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]An accessing method of nonvolatile memory rewritable electric which it has the following, and said status value has at least 4 status values, and is characterized by carrying out a change state to single direction.

A status value storing process which is an accessing method of nonvolatile memory rewritable electric, and stores a status value of access to a predetermined data storage part of nonvolatile memory rewritable electric in a predetermined state storage part.

A data-access process of accessing said data storage part based on a status

value memorized by said state storage part.

[Claim 2]If each storage unit of said memory process is searched and two or more storage units with the same reference address are searched based on a predetermined reference address when reading predetermined data, said access process, An accessing method of nonvolatile memory choosing a storage unit in which the newest status value is stored, and reading data from the selected storage unit with each status value memorized by each state storage part of a searched storage unit of said plurality and in which the electric rewriting according to claim 1 is possible.

[Claim 3]When writing in predetermined data, said access process a storage unit from which data was eliminated beforehand, It is considered as an alternative storage unit corresponding to a storage unit of the present writing address, Write predetermined data in a data storage part of said alternative storage unit, and to a state storage part of said alternative storage unit. After writing in the next status value of a status value memorized by state storage part of a storage unit for [said / present] writing, An accessing method of nonvolatile memory eliminating data of a storage unit of said present writing address, and making said alternative storage unit into a storage unit of said present writing address and in which the electric rewriting according to claim 1 is possible.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the accessing method of nonvolatile memory rewritable electric.

[0002]

[Description of the Prior Art] Conventionally, in the information processing system which builds in nonvolatile memory rewritable electric, nonvolatile memory rewritable electric was accessed by the following methods.

[0003] Drawing 7 is a figure showing the writing processing procedure over the block with the nonvolatile memory in which the conventional electric rewriting is possible. First, the block of a writing destination is searched and new write data is written in the eliminated block which is not used at Step S100 after checking that the block exists.

[0004] Next, data erasure of the block searched and checked is performed in Step S101.

[0005] With the above procedure, instead of write data being an old block, a new

block is assigned and data is written in.

[0006]

[Problem(s) to be Solved by the Invention]However, in the conventional technology explained above between Step S100 and Step S101, When abnormalities, like power supply voltage falls occurred, after an old block and two new blocks will exist simultaneously and the power supply returned, there was a problem that ** and the rehabilitation work which distinction does not attach were not made.

[0007]This invention was made in view of the above-mentioned conventional example, and even if a powerfail etc. occur, access of nonvolatile memory rewritable electric aims at providing the memory access method performed normally.

[0008]

[Means for Solving the Problem]In order to attain the above-mentioned purpose, an accessing method of nonvolatile memory in which electric rewriting of this invention is possible is provided with the following composition. Namely, a status value storing process which stores a status value of access to a predetermined data storage part of nonvolatile memory rewritable electric in a predetermined state storage part, It has at least 4 status values memorized by said state storage part, and has a data-access process of accessing said data storage part,

based on a status value which carries out a change state to single direction.

[0009]

[Function]In the above composition, the accessing method of the nonvolatile memory in which electric rewriting of this invention is possible, Said data storage part is accessed based on the status value which has at least 4 status values which store the status value of access to the predetermined data storage part of nonvolatile memory rewritable electric in a predetermined state storage part, and are memorized by said state storage part, and carries out a change state to single direction.

[0010]

[Example]Drawing 1 shows the main hardware constitutions of the information processor 100 incorporating the flash memory 5 which is one example of this invention. CPU1 controls the information processor 100 whole. Various programs, such as a program which controls the flash memory 5, are stored in ROM2. CPU1 reads and executes the program stored in ROM2. RAM3 is used by CPU1 as a buffer space for outputting and inputting data with an operating field for various programs to perform or the flash memory 5. The flash memory controller 4 receives instructions from CPU1, and performs timing control of input and output of data with the flash memory 5. The data bus 7 takes the interface between CPU1, ROM2, RAM3, and the flash memory controller 4.

[0011]Drawing 2 is a figure showing an example of the data structure of the flash memory 5 of the information processor 100 of this example. The flash memory 5 comprises N blocks 1, i.e., "blocks", the "blocks 2", the "blocks 3", the "block 4", ..., the "block N."

There is the status value storing region 1000 which stores the status value over the block in each block.

Data is fundamentally stored in fields other than status value storing region 1000 of each block. The size of each block is 4 K bytes, for example.

[0012]The size of a status value storing region is 2 bits, for example. The status value stored in this field is added one time at the time of renewal of data.

[0013]Drawing 3 shows the change state of a status value. namely, a state -- the next of "01" -- "10" and its next -- "11" and its next -- "01" ... as -- it changes to one way.

[0014]It is that a change state happens at the renewal time of data.

[0015]Drawing 4 is a flow chart which shows the procedure which writes in data to the block which has the flash memory in which data is stored using the status value mentioned above. Hereafter, data writing procedure is explained with reference to this flow chart.

[0016]Drawing 5 is a supporting illustration for explaining data writing procedure.

The old and new block at the time of writing and the situation of a status value

are shown.

Hereafter, data writing procedure is explained below, referring to this figure.

[0017]In Step S1, a status value is read from the status value storing region within the block which writes in data, and the following status value is calculated from the read status value according to the change state shown in drawing 3. for example, the read status value -- "01" -- if it becomes, the following status value will be "10."

the read status value -- "11" -- if it becomes, the following status value will be "01."

For example, since the status value is "01" when the status value of the "old block" of drawing 5 is read, the following status value is set to "10."

[0018]In Step S2, the following status value (the example of drawing 5 "10") generated by the block of finishing [data erasure] at Step S1 is written in the state storing region of the block, and data is written in the data area of the block.

For example, while writing status value"10" in "the new block of drawing 5", i.e., the block of finishing [data erasure], data is written in the data area.

[0019]Data erasure of the old block is performed in Step S3.

[0020]With the above data writing procedure, even if discontinuation of processing by processing interruption, for example, powering off etc., occurs, data can be certainly written in a new block.

[0021]Next, data read procedure is explained with reference to the flow chart of drawing 6.

[0022]The block which reads is searched with Step S10, and it is checked whether two same logical blocks exist. And when only one logical block is searched, data is read from the block searched by progressing to Step S11, and processing is ended. If two same logical blocks exist, it will progress to Step S12.

[0023]In Step S12, it confirms whether one of status values are "00" between two blocks, if it is not "00", the status value of two blocks will be compared, the data of the block with the newer status value is read, and processing is ended. If it is "00", the block will be judged to be the write-in middle, and will read the data of another block. And processing is ended. Status value "00" is the stage which needed to eliminate the data of the block and elimination ended first before when there was procedure which writes in the new data to the block, If power supply voltage may fall, the block which continues being in the state, i.e., the state of "00", before writing in new data will remain.

[0024]As explained above, a block can be normally read by using a status value.

[0025]According to this example, the following effects are acquired as explained above. That is, even if discontinuation of processing of a powerfail etc. occurs, nonvolatile memory rewritable electric can be accessed normally.

[0026]

[Effect of the Invention]As explained above, according to this invention, even if a powerfail etc. occur, nonvolatile memory rewritable electric can be accessed normally.

[0027]

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a lineblock diagram of the information processor which carries the flash memory which is an example of this invention.

[Drawing 2]It is a figure showing the data structure of the flash memory of this example.

[Drawing 3]It is a figure showing the change state of the status value stored in the flash memory of the information processor of this example.

[Drawing 4]It is a figure showing the flow of the processing which writes data in the flash memory of the information processor of this example.

[Drawing 5]It is a figure showing the old and new block at the time of data writing, and the situation of a status value.

[Drawing 6]It is a figure showing the flow of the processing which reads data

from the flash memory of the information processor of this example.

[Drawing 7] It is a figure showing the flow of writing processing for the conventional data.

[Description of Notations]	
1	CPU
2	ROM
3	RAM
4	Flash memory controller
5	Flash memory

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 12/16	3 4 0 M	7608-5B		

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21)出願番号 特願平6-77144

(22)出願日 平成6年(1994)4月15日

(71)出願人 591021763

三星電子ジャパン株式会社
東京都中央区日本橋浜町2丁目31番1号

(72)発明者 天白 順也

東京都中央区日本橋浜町2-31-1 浜町
センタービル17・18F 三星電子ジャパン
株式会社内

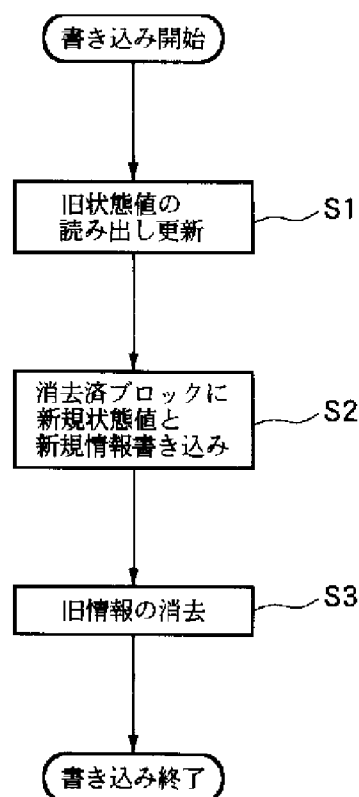
(74)代理人 弁理士 高月 猛

(54)【発明の名称】 電气的書換可能な不揮発性メモリのアクセス方法

(57)【要約】

【目的】 電源異常等が発生しても、電气的書換可能な不揮発性メモリのアクセスが正常に行われるメモリアクセス方法とその装置を提供する。

【構成】 ステップS10では、読みだしを行うブロックの検索を行い、同じ論理的ブロックが2つ存在するかどうか確認し、同じ論理的ブロックが2つ存在すれば、ステップS12へ進み、2つのブロックの内、どちらか一方の状態値が"00"であるかどうかチェックし、"00"でなければ、2つのブロックの状態値を比較して、その状態値の新しい方のブロックのデータを読み出し、処理を終了する。また、"00"であれば、そのブロックは、書き込み途中と判断して、もう一方のブロックのデータを読み出す。そして、処理を終了する。



【特許請求の範囲】

【請求項1】 電氣的書換可能な不揮発性メモリのアクセス方法であって、
電氣的書換可能な不揮発性メモリの所定のデータ記憶部へのアクセスの状態値を、所定の状態記憶部に格納する状態値格納工程と、
前記状態記憶部に記憶されている状態値に基づいて、前記データ記憶部をアクセスするデータアクセス工程とを備え、
前記状態値は、少なくとも4状態値を有し、単一方向に状態遷移することを特徴とする電氣的書換可能な不揮発性メモリのアクセス方法。

【請求項2】 前記アクセス工程は、所定のデータを読み出す場合、所定の参照アドレスに基づいて、前記メモリ工程の各記憶単位を検索し、同じ参照アドレスを持つ記憶単位が複数検索されたなら、前記複数の検索された記憶単位のそれぞれの状態記憶部に記憶されている各状態値で、最新の状態値が格納されている記憶単位を選択して、その選択された記憶単位からデータを読み出すことを特徴とする請求項1に記載の電氣的書換可能な不揮発性メモリのアクセス方法。

【請求項3】 前記アクセス工程は、所定のデータを書き込む場合、予めデータが消去された記憶単位を、現在の書き込みアドレスの記憶単位に対応する代替え記憶単位とし、
前記代替え記憶単位のデータ記憶部に、所定のデータを書き込み、前記代替え記憶単位の状態記憶部に、前記現在の書き込み対象の記憶単位の状態記憶部に記憶されている状態値の次の状態値を書き込んだ後、
前記現在の書き込みアドレスの記憶単位のデータを消去し、前記代替え記憶単位を、前記現在の書き込みアドレスの記憶単位とすることを特徴とする請求項1に記載の電氣的書換可能な不揮発性メモリのアクセス方法。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、電氣的書換可能な不揮発性メモリのアクセス方法に関する。

【0002】

【従来の技術】 従来、電氣的書換可能な不揮発性メモリを内蔵する情報処理システムでは、電氣的書換可能な不揮発性メモリのアクセスを以下の方法により行っていた。

【0003】 図7は、従来の電氣的書換可能な不揮発性メモリのあるブロックに対する書き込み処理手順を示す図である。まず、書き込み先のブロックを検索して、そのブロックが存在することを確認後、まず、ステップS100で、使用されていない消去済みのブロックに、新規書き込みデータを書き込む。

【0004】 次に、ステップS101では、検索して確認されたブロックのデータ消去を行う。

【0005】 以上の処理手順で、書き込みデータが、古いブロックの代わりに、新しいブロックが割り当てられ、データが書き込まれる。

【0006】

【発明が解決しようとする課題】 しかしながら、以上説明した従来技術では、ステップS100とステップS101の間で、電源電圧が下がる等の異常が発生した場合、古いブロックと新しいブロックが同時に2つ存在することになり、電源が復帰した後、区別がつかないず、復旧作業ができないという問題があった。

【0007】 本発明は上記従来例に鑑みてなされたもので、電源異常等が発生しても、電氣的書換可能な不揮発性メモリのアクセスが正常に行われるメモリアccess方法を提供することを目的とする。

【0008】

【課題を解決するための手段】 上記目的を達成するため、本発明の電氣的書換可能な不揮発性メモリのアクセス方法は以下の構成を備える。即ち、電氣的書換可能な不揮発性メモリの所定のデータ記憶部へのアクセスの状態値を、所定の状態記憶部に格納する状態値格納工程と、前記状態記憶部に記憶されている、少なくとも4状態値を有し、単一方向に状態遷移する状態値に基づいて、前記データ記憶部をアクセスするデータアクセス工程とを備える。

【0009】

【作用】 以上の構成において、本発明の電氣的書換可能な不揮発性メモリのアクセス方法は、電氣的書換可能な不揮発性メモリの所定のデータ記憶部へのアクセスの状態値を、所定の状態記憶部に格納し、前記状態記憶部に記憶されている、少なくとも4状態値を有し単一方向に状態遷移する状態値に基づいて、前記データ記憶部をアクセスする。

【0010】

【実施例】 図1は、本発明の1実施例であるフラッシュメモリ5を組み込んだ情報処理装置100の主要なハードウェア構成を示す。CPU1は、情報処理装置100全体の制御を行う。ROM2には、フラッシュメモリ5を制御するプログラム等の各種プログラムが格納されている。CPU1は、ROM2に格納されているプログラムを読みだし実行する。RAM3は、各種プログラムが実行するための作業用領域やフラッシュメモリ5とのデータの入出力を行うためのバッファ領域としてCPU1によって使用される。フラッシュメモリコントローラ4は、CPU1から指令を受け、フラッシュメモリ5とのデータの入出力のタイミング制御を行う。データバス7は、CPU1、ROM2、RAM3、フラッシュメモリコントローラ4間のインターフェイスを取る。

【0011】 図2は、本実施例の情報処理装置100のフラッシュメモリ5のデータ構造の一例を示す図である。フラッシュメモリ5は、N個のブロック、即ち、”

ブロック1”、”ブロック2”、”ブロック3”、”ブロック4”、...、”ブロックN”から構成されており、各ブロックには、そのブロックに対する状態値を格納する状態値格納領域1000がある。各ブロックの状態値格納領域1000以外の領域には、基本的にデータが格納される。各ブロックのサイズは、例えば4Kバイトである。

【0012】状態値格納領域のサイズは、例えば、2ビットである。この領域に格納されている状態値は、データ更新時に1加算される。

【0013】図3は、状態値の状態遷移を示す。即ち、状態”01”の次は、”10”、その次は”11”、そしてその次は”01”...というように、一方向に遷移する。

【0014】状態遷移が起こるのは、データ更新時である。

【0015】図4は、前述した状態値を用いて、データが格納されているフラッシュメモリのあるブロックに対して、データを書き込む処理手順を示すフローチャートである。以下、このフローチャートを参照してデータ書き込み処理手順を説明する。

【0016】尚、図5は、データ書き込み処理手順を説明する為の補足図であり、書き込み時の新旧のブロックと状態値の様子を示す。以下、この図を参照しながら、データ書き込み処理手順を以下説明する。

【0017】ステップS1では、データを書き込むブロック内の、状態値格納領域から状態値を読み出して、その読み出した状態値から、図3に示した状態遷移に従って、次の状態値を求める。例えば、読み出した状態値が”01”ならば、次の状態値は、”10”であり、また、読み出した状態値が”11”ならば、次の状態値は、”01”である。例えば、図5の”旧ブロック”の状態値を読み出した場合、その状態値は”01”であるので、次の状態値は、”10”となる。

【0018】ステップS2では、データ消去済みのブロックに、ステップS1で生成された、つぎの状態値(図5の例では”10”)を、そのブロックの状態格納領域に書き込むと共に、そのブロックのデータ領域にデータを書き込む。例えば、図5の”新規ブロック”、即ち、データ消去済みのブロックに、状態値”10”を書き込むとともに、そのデータ領域にデータを書き込む。

【0019】ステップS3では、旧ブロックのデータ消去を行う。

【0020】以上のデータ書き込み処理手順により、処理中断、例えば、電源切断等による処理の中断が発生しても、確実に新規ブロックにデータを書き込むことができる。

【0021】次に、図6のフローチャートを参照して、データ読み出し処理手順を説明する。

【0022】ステップS10では、読み出しを行うブロックの検索を行い、同じ論理的ブロックが2つ存在するかどうか確認する。そして、1つの論理的ブロックだけ

が検索された場合、ステップS11へ進み、検索されたブロックからデータを読み出し、処理を終了する。もし、同じ論理的ブロックが2つ存在すれば、ステップS12へ進む。

【0023】ステップS12では、2つのブロックの内、どちらか一方の状態値が”00”であるかどうかチェックし、”00”でなければ、2つのブロックの状態値を比較して、その状態値の新しい方のブロックのデータを読み出し、処理を終了する。また、”00”であれば、そのブロックは、書き込み途中と判断して、もう一方のブロックのデータを読み出す。そして、処理を終了する。尚、状態値”00”は、以前に、そのブロックに対する新しいデータを書き込む手続きがあった場合、まず、そのブロックのデータを消去する必要がある、消去が終了した段階で、電源電圧が落ちることがあれば、新しいデータが書き込まれる以前の状態、即ち、”00”の状態のままのブロックが残る。

【0024】以上説明したように、状態値を用いることにより、ブロックの読み出しを、正常に行うことができる。

【0025】以上説明したように、本実施例によれば以下のような効果が得られる。即ち、電源異常等の処理の中断が発生しても、電氣的書換可能な不揮発性メモリのアクセスを正常に行うことができる。

【0026】

【発明の効果】以上説明したように本発明によれば、電源異常等が発生しても、電氣的書換可能な不揮発性メモリのアクセスを正常に行うことができる。

【0027】

【図面の簡単な説明】

【図1】本発明の実施例であるフラッシュメモリを搭載した情報処理装置の構成図である。

【図2】本実施例のフラッシュメモリのデータ構造を示す図である。

【図3】本実施例の情報処理装置のフラッシュメモリに格納されている状態値の状態遷移を示す図である。

【図4】本実施例の情報処理装置のフラッシュメモリにデータを書き込む処理のフローを示す図である。

【図5】データ書き込み時の新旧のブロックと状態値の様子を示す図である。

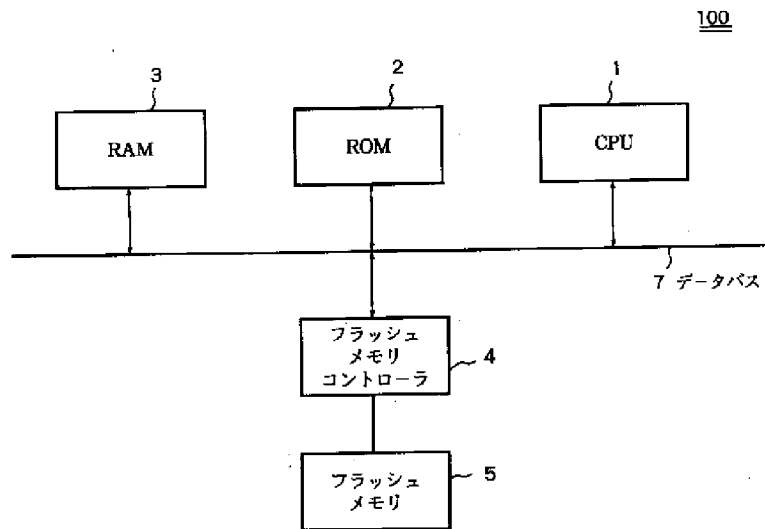
【図6】本実施例の情報処理装置のフラッシュメモリからデータを読み出す処理のフローを示す図である。

【図7】従来のデータを書き込み処理のフローを示す図である。

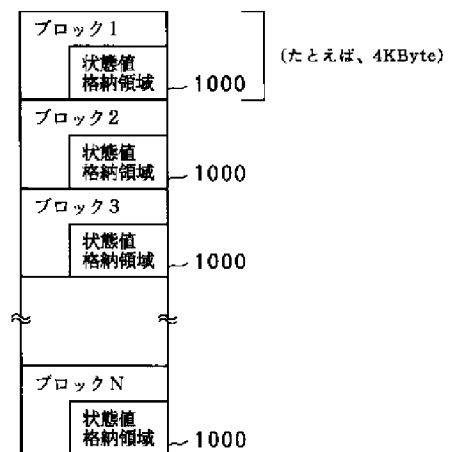
【符号の説明】

- 1 CPU
- 2 ROM
- 3 RAM
- 4 フラッシュメモリコントローラ
- 5 フラッシュメモリ

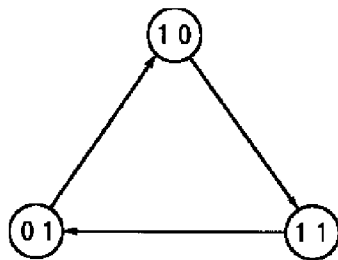
【図1】



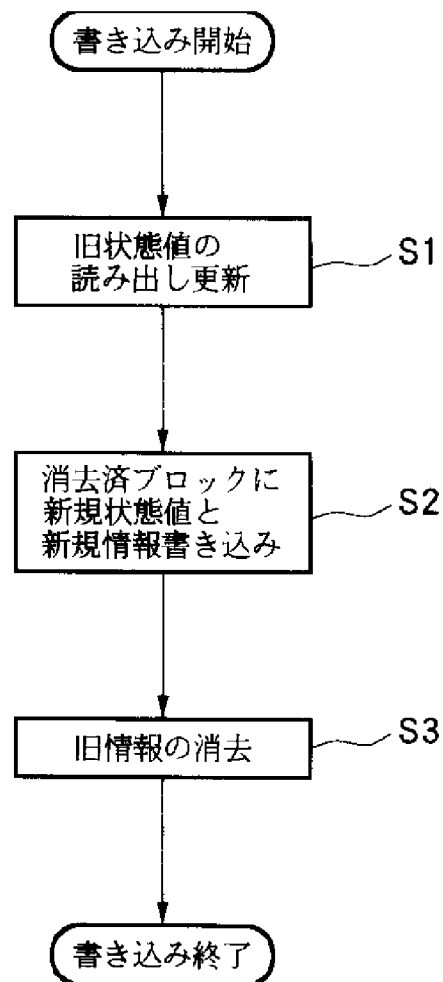
【図2】



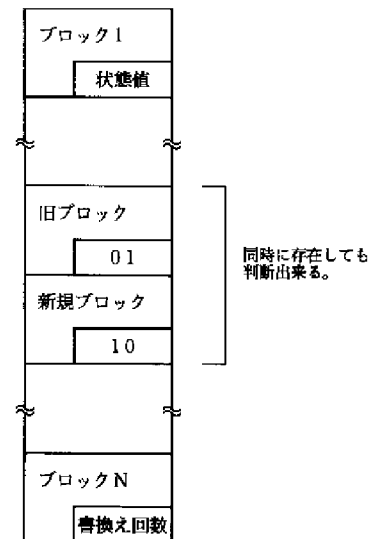
【図3】



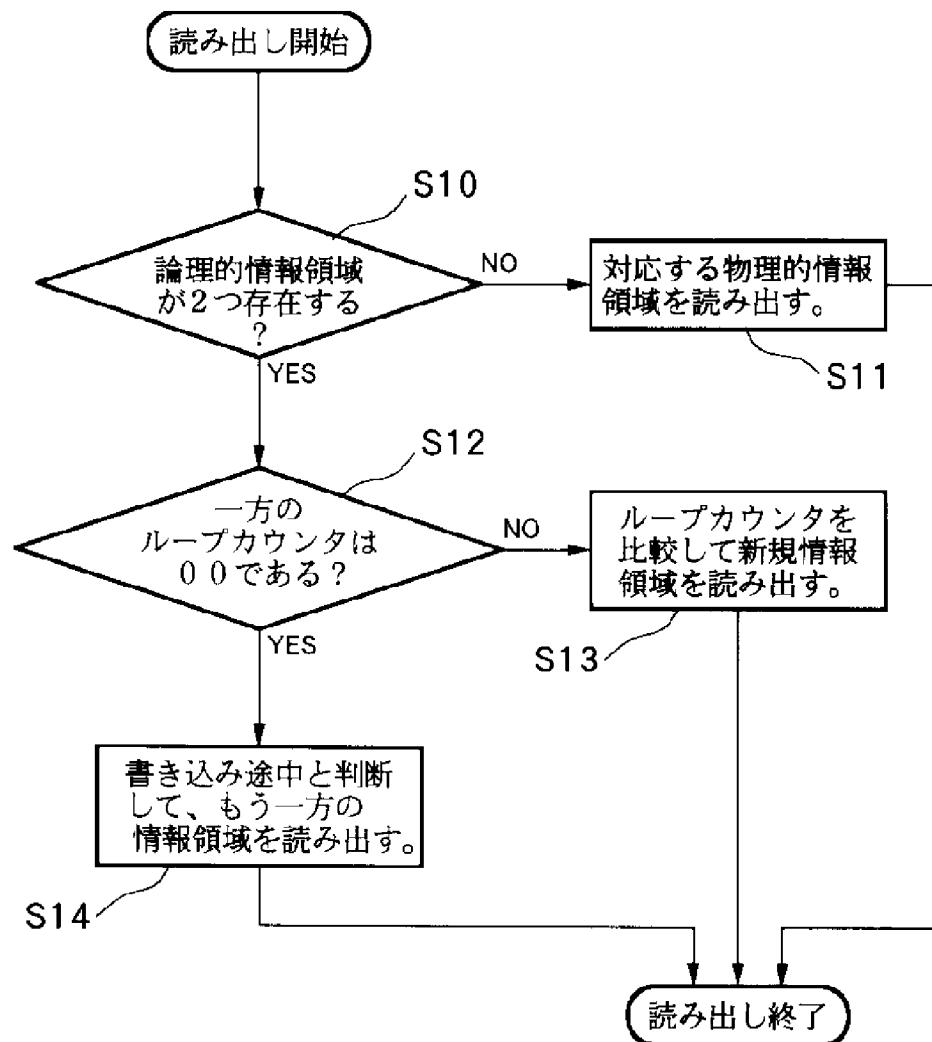
【図4】



【図5】



【図6】



【図7】

